
Elektrotehnički fakultet u Beogradu
Katedra za računarsku tehniku i informatiku

Predmet: Multiprocesorski sistemi (13S114MUPS)
Nastavnik: dr Milo Tomašević, red. prof. ; dr Marko Mišić, vanr. prof
Asistent: Matija Dodović, dipl.ing.
Ispitni rok: Drugi kolokvijum – popravni (januar 2024.)
Datum: 16.01.2024.

Kandidat:* _____

Broj Indeksa:* _____

*Kolokvijum traje 105 minuta, prvih sat vremena nije dozvoljeno napuštanje kolokvijuma.
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /15	<i>Zadatak 5</i>	_____ /15
<i>Zadatak 2</i>	_____ /15	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 3</i>	_____ /15	<i>Zadatak 7</i>	_____ /15
<i>Zadatak 4</i>	_____ /15		

Ukupno na kolokvijumu: _____ /100

Napomena: Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

* popunjava student.

1. [15] Diskutovati prednosti i nedostatke zajedničke keš memorije.

2. [15] Kod protokola MESI objasniti: a) kako neki blok može da se nađe u stanju *Shared* u nekom kešu, a da nema drugih kopija istog bloka u drugim keš memorijama
b) precizno opisati šta se dešava prilikom pogotka pri upisu (*write hit*)

3. [15] Objasniti pojmove validnost, vlasništvo i ekskluzivnost u protokolima za koherenciju. U donjim tabelama napisati stanja za protokole MESI i Dragon i deklarirati ih u pogledu ove tri osobine (staviti + ili – u odgovarajuće polje).

MESI				Dragon			
Stanje	validno	vlasnik	ekskluzivno	Stanje	validno	vlasnik	ekskluzivno

4. [15] Objasniti pojave pravog deljenja (*true sharing*) i lažnog deljenja (*false sharing*). Koji su negativni efekti ovih pojava i kako bi se oni mogli smanjiti ili izbeći?

5. [15] Koristeći rutine iz MPI biblioteke, paralelizovati funkciju koja računa vrednosti vrednosti gradijenta zadate slike. Proces-gospodar treba da što je ravnomernije raspodeli posao po procesima, učestvuje u obradi i prihvati rezultate. Obratiti pažnju na efikasnost paralelizacije. Smatrati da je MPI svet već inicijalizovan.

```
enum orientation : unsigned char { None, Vertical, Horizontal }
double *grad ( size_t rows, size_t cols, int img[],
               short gradImg[], char dirImg[] ) {
    for (size_t i = 1; i < rows - 1; i++) {
        for (size_t j = 1; j < cols - 1; j++) {
            size_t index = i * cols + j;
            int com1 = img[index + cols + 1] - img[index - cols - 1];
            int com2 = img[index - cols + 1] - img[index + cols - 1];
            int gx = com1 + com2 + img[index + 1] - img[index - 1];
            int gy = com1 - com2 + img[index + cols] - img[index - cols];
            int sum = hypot(gx, gy);
            gradImg[index] = sum;
            if (sum >= THRESHOLD) {
                dirImg[index] = abs(gx) >= abs(gy) ? Vertical : Horizontal;
            }
        }
    }
}
```

6. [10] Neka se korišćenjem MPI tehnologije vrši obrada neke velike matrice dimenzija $M \times N$. Dimenzije su poznate u trenutku obrade, a matrica je linearizovana po kolonama. Prilikom obrade, matrica se deli na blokove veličine k vrsta ili k kolona.

a) [5] Na koji način se vrste i kolone matrice mogu modelovati izvedenim tipovima, ukoliko je potrebno vršiti slanje blokova veličine k vrsta ili k kolona matrice prilikom obrade?

b) [5] Napisati deo koda kojim se kreiraju novi izvedeni tipovi za blokove veličine k vrsta i k kolona, a zatim naredbe kojima vrši slanje vrste i kolone matrice, kao i odgovarajući prijem.

7. [15] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *WTI-allocate* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **direktno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,W,A0	3. P2,W,A0	5. P1,W,A2	7. P1,R,A1
2. P0,R,A0	4. P2,R,A2	6. P1,R,A0	8. P0,R,A2

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [10 poena]

Koliko puta koji od procesora pristupa memoriji? Za svaki pristup navesti razlog. [3 poena]

Koliki je Hit Rate za svaki od procesora (brojati i čitanje i upis, prikazati zbirno)? [2 poena]

CPU	Broj pogodaka	Ukupan broj pristupa	Hit rate	Pristupi memoriji
P0				
P1				
P2				
P3				

Trenutak 1											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 2											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 3											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 4

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:
