

Elektrotehnički fakultet u Beogradu
Katedra za računarsku tehniku i informatiku

Predmet: Multiprocesorski sistemi (13E114MUPS, 13S114MUPS)

Nastavnik: dr Milo Tomašević, red. prof.

Asistenti: dr Marko Mišić, vanr. prof.; Matija Dodović, dipl. ing.

Ispitni rok: Februar 2024.

Datum: 6.02.2024.

Kandidat:* _____

Broj Indeksa:* _____

Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.

Upotreba literature nije dozvoljena.

Zadatak 1	_____ /5	Zadatak 6	_____ /10
Zadatak 2	_____ /10	Zadatak 7	_____ /10
Zadatak 3	_____ /10	Zadatak 8	_____ /10
Zadatak 4	_____ /10	Zadatak 9	_____ /15
Zadatak 5	_____ /10	Zadatak 10	_____ /10

Ukupno na ispitu: _____ /100

Napomena: Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumno pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

* popunjava student.

1. [5] Izvesti *Amdahl*-ov zakon. Koja je njegova osnovna prepostavka? Koji faktori praktično ograničavaju teoretsku vrednost ubrzanja?
2. [10] Definisati pojam programskog modela. Objasniti kako se oni realizuju. Nabrojati tri osnovna paralelna programska modela i identifikovati na kom nivou sistema se ostvaruje komunikacija i sinhronizacija.

3. [10] Diskutovati prednosti i nedostatke zajedničke keš memorije. Gde se ona najčešće koristi?

4. [10] Objasniti pojmove validnost, vlasništvo i ekskluzivnost u protokolima za koherenciju. U donjim tabelama napisati stanja za protokole MESI i Dragon i deklarisati ih u pogledu ove tri osobine (staviti + ili – u odgovarajuće polje).

MESI				Dragon			
Stanje	validno	vlasnik	ekskluzivno	Stanje	validno	vlasnik	ekskluzivno

5. [10] Detaljno objasniti strukturu kataloga u protokolu $Dir_i CV_r$. Precizno objasniti funkcionisanje ovog protokola.
 6. [10] Nacrtati i objasniti strukturu interkonekcione mreže 2d Torus. Objasniti kako se izvode vrednosti karakterističnih parametara. Kakve su teškoće u implementaciji?

7. [10] Objasniti gde se i kako koriste polling i interrupt tehnike prilikom komunikacije u okviru MPI biblioteke. Koje su prednosti i mane jedne i druge tehnike?

8. [10] Kod u prilogu može prouzrokovati određene probleme sa performansama prilikom izvršavanja na GPU. Navesti i objasniti koji su to problemi i napisati alternativnu verziju funkcije koja te probleme rešava.

```
__device__ int calc_E(int A, int B, int C) {
    int E = 0;
    for (int i = 0; i < A; i++) {
        if (i % 2 == 0) {
            E += B;
        } else {
            E += C;
        }
    }
    return E;
}
```

9. [15] Korišćenjem OpenMP tehnologije, paralelizovati funkciju koja je data u prilogu. Funkcija vrši jednu iteraciju rešavača jedne vrste parcijalnih diferencijalnih jednačina. Obratiti pažnju na efikasnost paralelizacije.

```
void iterate ( int nx, int ny, double dx, double dy, double f[NX][NY],  
               int itold, int itnew, double u[NX][NY], double unew[NX][NY] )  
{  
    int i, it, j;  
  
    for ( it = itold + 1; it <= itnew; it++ ) {  
  
        for ( j = 0; j < ny; j++ ) {  
  
            for ( i = 0; i < nx; i++ ) {  
  
                u[i][j] = unew[i][j];  
            }  
        }  
  
        for ( j = 0; j < ny; j++ ) {  
  
            for ( i = 0; i < nx; i++ ) {  
  
                if ( i == 0 || j == 0 || i == nx - 1 || j == ny - 1 ) {  
  
                    unew[i][j] = f[i][j];  
                }  
  
                else {  
  
                    unew[i][j] = 0.25 * (u[i-1][j] + u[i][j+1] + u[i][j-1] +  
                                         u[i+1][j] + f[i][j] * dx * dy );  
                }  
            }  
        }  
    }  
    return;  
}
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi MSI protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je direktno. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P1, R, A0 2. P1, R, A0	3. P0, W, A2 4. P1, W, A0	5. P2, R, A0 6. P1, W, A1	7. P0, W, A2 8. P1, R, A1
------------------------------	------------------------------	------------------------------	------------------------------

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 2

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 3

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 4

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 5

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 6

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 7

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 8

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:
