

---

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi (13E114MUPS)  
*Nastavnik:* dr Milo Tomašević, red. prof.  
*Asistent:* doc. dr Marko Mišić; Pavle Divović, dipl. ing.  
*Ispitni rok:* Jul 2022.  
*Datum:* 06.07.2022.

*Kandidat\*:* \_\_\_\_\_

*Broj Indeksa\*:* \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.  
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /10	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

**Ukupno na ispitu:** \_\_\_\_\_ /100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

1. **[5]** Ukratko objasniti načine, trendove i potencijale iskorišćenja paralelizma na nivou instrukcije (ILP).

2. **[10]** Opisati osnovne karakteristike programskog modela paralelnih podataka. Nacrtati i opisati tipičnu arhitekturu.

3. [10] Detaljno objasniti operacije vezene za upis u protokolu MESI. Nacrtati dijagram stanja i objasniti prelaze vezane za operacije upisa.

4. [10] Šta je osnovni cilj povećanje veličine bloka keš memorije? Objasniti pozitivne i negativne efekte.

5. [10] Objasniti strukuru kombinovanog kataloga gde se kombinuju tehnike smanjenja visine i širine kataloga. Objasniti osnovne operacije.

6. [10] Objasniti kako se dolazi do reda funkcije hardverske složenosti i funkcije latencije u višestepenoj interkonekcionoj mreži (MIN) dimenzije  $n$ . Nacrtati mrežu tipa *Butterfly*, prikazati put između čvorova 2 i 6 i objasniti kako se vrši rutiranje.

7. [10] Koja je razlika između **critical** i **atomic** direktiva kod OpenMP-a? U čemu je prednost korišćenja **atomic** u odnosu na **critical** direktivu ili obratno? Navesti primer.

8. [10] Koja je prednost korišćenja jednostrane komunikacije između više procesa u MPI? Na primeru koda u prilogu, komentarisati korektnost i performanse i napisati alternativu koja koristi rutine za jednostranu komunikaciju uz alokaciju potrebnih resursa.

```
for (int i=0; i<num_proc; i++) {  
    if(rank!=i && x%4==i%4){  
        MPI_Send(&y, 1, MPI_INT, 0, 100, MPI_COMM_WORLD);  
        MPI_Recv(&x, 1, MPI_INT, 0, 100, MPI_COMM_WORLD, MPI_STATUS_IGNORE);  
        x = f(x);  
        MPI_Send(&x, 1, MPI_INT, 0, 100, MPI_COMM_WORLD);  
        MPI_Recv(&y, 1, MPI_INT, 0, 100, MPI_COMM_WORLD, MPI_STATUS_IGNORE);  
    }  
}
```

9. [15] Koristeći CUDA tehnologiju paralelizovati funkciju koja računa histogram osvetljenja(*alpha*) date slike na vidljivim pixelima. Koristiti 2D organizaciju jezgra. Obratiti pažnju na efikasnost paralelizacije i koristiti deljenu memoriju.

```
struct Pixel{ unsigned char r, g, b, alpha; };

void histogramCPU(Pixel** image, int* histo, int h, int w) {
    for (int i=0; i<w; i++) {
        for (int j=0; j<h; j++) {
            if (image[j][i].alpha != 0)
                histo[image[j][i].alpha]++;
        }
    }
}
```

```
__global__ void histogramGPU(Pixel** image, int* histo, int h, int w)
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Dragon* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **direktno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P1, W, A0	3. P0, W, A0	5. P2, R, A0	7. P1, R, A1
2. P2, R, A0	4. P0, W, A1	6. P1, R, A2	8. P3, W, A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 2												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 3												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 4												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---