

---

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi  
(13E114MUPS, 13S114MUPS)

*Nastavnik:* dr Milo Tomašević, red. prof.

*Asistent:* dr Marko Mišić, dipl. ing.

*Ispitni rok:* Septembar 2017.

*Datum:* 29.08.2017.

*Kandidat\*:* \_\_\_\_\_

*Broj Indeksa\*:* \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.  
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /10	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

**Ukupno na ispitu:** \_\_\_\_\_ /100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

1. [5] Objasniti dve vrste skaliranja u paralelnim sistemima.

2. [10] Objasniti *data parallel* programski model i osnovne karakteristike odgovarajuće arhitekture.

3. [10] Precizno opisati sve akcije i prelaze između stanja u protokolu *Dragon* u kojima se koristi dinamička detekcija deljivosti.

4. [10] Objasniti motivaciju za adaptivne protokole. Koji je osnovni princip ovih protokola? Objasniti kako se u njima vrši invalidacija.

5. **[10]** Objasniti organizaciju kataloga i opisati akcije protokola koji kombinuje tehnike za smanjenje visine i širine kataloga.

6. **[10]** Navesti osnovne osobine indirektnih i direktnih interkonekcionih mreža. Nabrojati osnovne tipove u svakoj od grupa.

7. **[10]** Objasniti kakva je razlika između vektorskog i indeksiranog MPI izvedenog tipa. Na primeru matrice dimenzija 200x50, napisati deo koda za kreiranje a) vektorskog tipa kojim se šalju dva uzastopne kolone ove matrice i b) indeksiranog tipa kojim se šalju svi parni elementi zadate kolone. Da li se slučaj pod b) može implementirati i vektorskim tipom?

8. **[10]** Kada i kako se može koristiti sinhronizacija na barijeri kod CUDA programskog modela? Na koji način se može postići globalna sinhronizacija niti?

9. [15] Korišćenjem OpenMP tehnologije, paralelizovati funkciju u prilogu koji vrši sortiranje niza celih brojeva *quicksort* algoritmom. Paralelizaciju izvršiti korišćenjem *task*-ova. Obratiti pažnju na efikasnost i korektnost paralelizacije. Po potrebi napisati i dodatan kod.

```
void quickSort(int* arr, int left, int right) {

    int i = left, j = right;
    int tmp;
    int pivot = arr[(left + right) / 2];

    while (i <= j) {

        while (arr[i] < pivot) i++;

        while (arr[j] > pivot) j--;

        if (i <= j) {
            tmp = arr[i]; arr[i] = arr[j]; arr[j] = tmp;
            i++; j--;
        }
    }

    if (left < j){ quickSort(arr, left, j); }

    if (i < right){ quickSort(arr, i, right); }
}
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi MSI protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **direktno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A0	3. P0,W,A0	5. P2,W,A2	7. P0,R,A0
2. P1,R,A0	4. P2,W,A0	6. P1,R,A2	8. P0,W,A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 2											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 3											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 4											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---