
Elektrotehnički fakultet u Beogradu
Katedra za računarsku tehniku i informatiku

Predmet: Multiprocesorski sistemi
(13E114MUPS, 13S114MUPS, SI4MPS, IR4MPS, MS1MPS)
Nastavnik: dr Milo Tomašević, red. prof.
Asistent: dipl. ing. Marko Mišić
Ispitni rok: Jul 2016.
Datum: 05.07.2016.

Kandidat * : _____

Broj Indeksa * : _____

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /10	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

Ukupno na ispitu: _____ /100

Napomena: Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

* popunjava student.

1. [5] Objasniti trendove u memorijskoj tehnologiji.

2. [10] Objasniti karakteristike paralelnog programskog modela prenosa poruka, kao i karakteristike sistema koji ga podržavaju.

3. [10] Po kojim kriterijumima i kako se mogu klasifikovati rešenja za koherenciju keš memorija.

4. [10] Komparativno diskutovati prednosti strategija poništavanja i ažuriranja. Koji je osnovni kriterijum u izboru odgovarajuće strategije?

5. [10] Objasniti tipične načine deljenja u aplikacijama. Komentarisati implikacije ove analize na organizaciju kataloga u *directory* protokola.

6. [10] Nacrtati opštu strukturnu šemu višestepene sprežne mreže (MIN). Objasniti strukturu i princip rada. Kolika je hardverska složenost, a kolika latencija?

7. [10] Objasniti na koji način *schedule* odredba utiče na performanse koda paralelizovanog korišćenjem OpenMP tehnologije. Na primeru funkcije u prilogu predložiti i obrazložiti izbor odgovarajuće odredbe kako bi se dobile što bolje performanse.

```
int prime_number (int n){
    int i, j, prime, total = 0;
    for ( i = 2; i <= n; i++ ) {
        prime = 1;
        for ( j = 2; j < i; j++ )
            if ( i % j == 0 ) { prime = 0; break; }
        total = total + prime;
    }
    return total;
}
```

8. [10] Kakva je uloga baferisanja u MPI komunikaciji i u kojim situacijama ono može da pomogne? Na koji način programer može da utiče na baferisanje?

9. [15] Napisati jezgro CUDA programa koje vrši obradu nad dva znakovna niza jednake dužine. Jezgro treba da pronađe pozicije i dužine poklapanja podnizova koji se nalaze na korespondentnim pozicijama u zadatim nizovima. Smatrati da poklapanja nisu duža od 256 znakova. Nizovi su alocirani unapred. Koristiti 1D organizaciju jezgra. Prilikom rešavanja zadatka koristiti deljenu memoriju i voditi računa da se ostvari maksimalan paralelizam. Navesti poziv (izvršnu konfiguraciju) jezgra za nizove dužine 1M elemenata.

```
__global__ void match (char* s1, char* s2, char* out, int n);
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je direktno. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A0	3. P0,W,A0	5. P1,R,A2	7. P1,W,A1
2. P1,R,A0	4. P1,W,A0	6. P1,R,A1	8. P0,R,A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 2												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 3												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 4												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:
