
Elektrotehnički fakultet u Beogradu
Katedra za računarsku tehniku i informatiku

Predmet: Multiprocesorski sistemi
(13E114MUPS, SI4MPS, IR4MPS, MS1MPS)

Nastavnik: dr Milo Tomašević, vanr. prof.

Asistent: dipl. ing. Marko Mišić

Ispitni rok: jun 2015.

Datum: 11.06.2015.

Kandidat * : _____

Broj Indeksa * : _____

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /5
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /15	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

Ukupno na ispitu: _____ /100

Napomena: Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

* popunjava student.

1. [5] Detaljno objasniti *ILP wall* i konsekvence.

2. [5] Nacrtati NUMA arhitekturu sistema sa zajedničkom memorijom i navesti osnovne karakteristike.

3. [15] Za protokol *MESI*:

a) Objasniti kako se vrši dinamička detekcija deljivosti i zašto je ona uvedena.

b) Da li kopija u stanju *S* uvek mora da bude deljena? Ako ne mora, objasniti kako dolazi do toga i kako bi se moglo izbeći.

c) Ako trenutno u sistemu nema kopija nekog bloka u stanju *M*, a ima kopija u stanju *S*, pa se javi zahtev od nekog procesora za tim blokom, objasniti kako bi se mogao efikasno zadovoljiti.

4. [10] Objasniti prednosti i nedostatke povećanja bloka keš memorije. Navesti načine kako se nedostaci mogu ublažiti.

5. [10] Objasniti kako izgleda katalog i kako radi *directory* protokol sa „grubim“ vektorom $(Dir_i CV_r)$. Odrediti r ako je broj procesora u sistemu 256, a $i = 4$.

6. [10] Nacrtati dvonivoski hijerarhijski sistem sa distribuiranom memorijom zasnovanom na magistralama, a zatim opisati kako se odvijaju čitanja i upisi.

7. [15] Napisati jezgro CUDA programa koje vrši obradu nad dvodimenzionalnom matricom celih brojeva. Svaka nit najpre treba da izvrši XOR operaciju nad elementima odgovarajuće kolone, a zatim niti unutar bloka treba da zajednički izvrše XOR operaciju nad dobijenim međurezultatima. Koristiti 1D organizaciju jezgra. Prilikom rešavanja zadatka koristiti deljenu memoriju za smeštanje međurezultata i voditi računa da se ostvari maksimalan paralelizam. Navesti poziv (izvršnu konfiguraciju) jezgra za matricu dimenzija 200x300.

```
__global__ void matxor (int* in, int* out, int m, int n);
```

8. [10] Na koji način se sve može kontrolisati broj pokrenutih niti u paralelnom regionu kod OpenMP tehnologije? Da li se dva paralelna regiona u okviru istog programa mogu pokrenuti sa različitim brojem niti? Navesti primer.

9. [10] Šta predstavlja stalna komunikacija i koje su prednosti njenog korišćenja prilikom komunikacije između MPI procesa? Napisati skelet koda za dva procesa koji razmenjuju niz od 64 karaktera putem stalnog komunikacionog kanala.

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *MESI* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **asocijativno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A0	3. P1,R,A0	5. P2,R,A2	7. P0,W,A2
2. P0,W,A0	4. P0,R,A2	6. P2,W,A2	8. P1,R,A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 2												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 3												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 4												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:
