

Multiprocesorski sistemi

Domaći zadatak 3

Osluškujući protokoli za održavanje koherencije keš memorije
(5 poena)

Uvod

Cilj zadatka je da studenti korišćenjem simulatora poboljšaju poznavanje osluškujućih (engl. snoopy) protokola za održavanje koherencije keš memorije u multiprocesorskim sistemima.

Radno okruženje

U programu za pregledanje Interneta uneti adresu <http://mups.etf.rs/simulatori/vivio/>. Na datoj adresi su dostupni simulatori za nekoliko protokola za koherenciju keš memorije. U slučaju da Vivio simulator nije dostupan na lokalnom računaru, ispratiti uputstva za podešavanje Vivio okruženja na lokalnom računaru i podesiti lokalni računar prema njima. **Odgovore na zadata pitanja predati u vidu tekst dokumenta pod imenom dz3.txt koji treba snimiti na odgovarajući mrežni disk.**

Zadaci

Zadaci su podeljeni u dve celine, zavisno od vrste protokola koju obrađuju. Svaki od zadataka sadrži oznaku protokola na koji se odnosi kao prefiks u uglastim zagradama ispred postavke zadatka i upravo u tom simulatoru treba obaviti simulaciju. Preslikavanje adresa u keš memoriji je direktno u svim simulatorima. Posmatra se sledeća sekvenca operacija:

1. P0, W, A0	3. P0, R, A0	5. P1, R, A2	7. P1, R, A0	9. P3, R, A1
2. P1, R, A2	4. P1, W, A0	6. P1, W, A2	8. P0, W, A1	10. P3, W, A2

Poništavajući protokoli

- [WTI] Koliko puta je svaki procesor pristupao memoriji? Koji je hit rate svakog procesora za datu sekvencu?
- [WTI] U koraku 4, da li prilikom upisa procesora P1 u blok A0, procesor P0 radi *flush* operaciju i zašto?
- [WTI] Šta se dešava u koraku 6? Da li je blok u koji se upisuje već u keš memoriji?
- [WTI] Da li se vrši dohvaćanje bloka A1 prilikom upisa procesora P0 u blok A1 u koraku 8?
- [WTI] Šta treba promeniti u strategiji protokola da bi blok bio dovučen u keš memoriju? Koja osobina ovog protokola utiče na loše performanse (u smislu nepotrebnih pristupa memoriji)? Kako je moguće ublažiti ove nedostatke?
- [MSI] Koja se suštinske razlike ovog protokola u odnosu na WTI uočavaju u koraku 6 iz zadanog primera (u smislu načina upisa u keš memoriju)?
- [MSI] U kom stanju će biti blok A0 u kešu procesora P0 nakon koraka 3 i zašto?
- [MSI] U kom stanju će biti blok A0 u kešu procesora P1 nakon koraka 4 i zašto? Šta je sa memorijom i procesorom P0?
- [MSI] U kom koraku dolazi do ažuriranja bloka A1 u memoriji i zašto?
- [MESI] U koraku 4, odakle se dostavlja podatak prilikom čitanja sa namerom za upis podatka A0 od strane procesora P1? Da li se memorija ažurira?
- [MESI] U kom stanju će biti učitan podatak A2 u koraku 2? Zašto?
- [MESI] Da li se u koraku 6, prilikom upisa P1 u A2 vrše neke akcije protokola? Zašto?
- [MESI] Kada se vrši ažuriranje bloka A2 u memoriji i zašto?
- [MOESI] U kom stanju će biti blok A0 u kešu procesora P0 nakon koraka 4 i zašto? Šta se dešava sa ostalim procesorima?
- [MOESI] U kom stanju će biti blok A2 u kešu procesora P3 nakon koraka 9 i zašto?
- [MOESI] Da li će u koraku 9 memorija biti ažurirana?

17. [MOESI] Šta se dešava od akcija protokola u koraku 10?
18. [DRAGON] U koje stanje prelazi blok sa podatkom A0 posle koraka 4, u svim procesorima koji imaju taj podatak i koje su vrednosti tog podatka u tim procesorima?
19. [DRAGON] Da li se u koraku 4 ažurira memorija? Koja je suštinska razlika ovog protokola u odnosu na prethodno obrađene vidljiva već u ovom koraku?
20. [DRAGON] U kom stanju će biti blok sa podatkom A2 u procesoru P1 posle čitanja u koraku 5, a u kom stanju posle upisa u koraku 6?
21. [DRAGON] Zašto blok nije prešao u stanje Sm u koraku 6? Na osnovu čega se određuje stanje u koje će preći?
22. [FIREFLY] U kom stanju se nalazi podatak A0 u procesoru P1 posle koraka 4? Šta označava to stanje i koji je ekvivalent tom stanju u DRAGON protokolu?
23. [FIREFLY] Da li se u koraku 4 ažurira memorija? Zašto?
24. [FIREFLY] Koje su akcije protokola u koraku 8? Odakle se dostavlja podatak A1 procesoru P0?
25. [FIREFLY] Da li je memorija ažurna što se tiče podataka A0, A1 i A2 na kraju sekvence operacija? U kojim stanjima se nalaze ovi podaci u svim procesorima koji ga imaju?

Važno: Ukoliko u nekom zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku i da nastavi da izgrađuje svoje rešenje na temeljima uvedene pretpostavke.